

【特許請求の範囲】**【請求項1】**

多数の信号ラインと、前記多数の信号ラインのそれぞれと接続された多数のパッド電極と、前記パッド電極を露出させる多数個の接触ホールを含む少なくとも一層の絶縁膜とを具備して、前記パッド電極は前記接触ホールを通じて導電性フィルムと直接接触されることを特徴とする液晶表示装置。

【請求項2】

前記多数の信号ラインは、前記多数のパッド電極の中からいずれかを通じてデータ信号が印加されるデータラインと、前記多数のパッド電極の中からいずれかを通じてゲート信号が印加されるゲートラインと、前記多数のパッド電極の中からいずれかを通じて基準電圧信号が印加される共通ラインの中から少なくともいずれかを具備することを特徴とする請求項1記載の液晶表示装置。

【請求項3】

前記データラインと前記ゲートラインの交差領域に形成される反射電極をさらに具備することを特徴とする請求項2記載の液晶表示装置。

【請求項4】

前記データラインと前記ゲートラインの交差領域に形成される画素電極と、前記交差領域に前記画素電極と並行するように形成されて前記画素電極と水平電界を成す共通電極をさらに具備することを特徴とする請求項2記載の液晶表示装置。

【請求項5】

前記データラインと前記ゲートラインの交差領域に形成される画素電極と、前記少なくとも一層の絶縁膜と同一のパターンに形成される透明導電膜をさらに具備することを特徴とする請求項2記載の液晶表示装置。

【請求項6】

前記多数個の接触ホールのそれぞれは、円型、楕円形及び多角形の中からいずれかの形態に形成されることを特徴とする請求項1記載の液晶表示装置。

【請求項7】

前記多数個の接触ホールのそれぞれは、“U”字形接触ホールと、前記“U”字形接触ホールとかみ合って形成される逆“U”字形接触ホールを含むことを特徴とする請求項1記載の液晶表示装置。

【請求項8】

前記多数個の接触ホールそれぞれは、“C”字形接触ホールと、前記“C”字形接触ホールとかみ合って形成される逆“C”字形接触ホールを含むことを特徴とする請求項1記載の液晶表示装置。

【請求項9】

前記多数個の接触ホールは、お互いに連結されて屈曲部を持つライン形態に形成されることを特徴とする請求項1記載の液晶表示装置。

【請求項10】

前記多数個の接触ホールは、5～50 μ mの幅を持つように形成されることを特徴とする請求項1記載の液晶表示装置。

【請求項11】

多数の信号ラインのそれぞれと接続された多数のパッド電極を形成する工程と、前記多数のパッド電極のそれぞれを露出させる多数個の接触ホールを含む少なくとも一層の絶縁膜を形成する工程と、前記接触ホールを通じて露出した前記パッド電極に導電性フィルムと直接接触させる工程とを具備することを特徴とする液晶表示装置の製造方法。

【請求項12】

前記多数のパッド電極の中からいずれかを通じてデータ信号が印加されるデータラインを形成する工程と、前記多数のパッド電極の中からいずれかを通じてゲート信号が印加されるゲートラインを形成する工程とをさらに具備することを特徴とする請求項11記載の

液晶表示装置の製造方法。

【請求項13】

前記データラインと前記ゲートラインの交差領域に反射電極を形成する工程をさらに具備することを特徴とする請求項12記載の液晶表示装置の製造方法。

【請求項14】

前記多数のバッド電極の中からいずれかを通じて基準電圧信号が印加される共通ラインと、前記共通ラインと接続される共通電極とを形成する工程と、前記共通電極と水平電界を成す画素電極を形成する工程とをさらに具備することを特徴とする請求項11記載の液晶表示装置の製造方法。

【請求項15】

前記データラインとゲートラインの交差領域に画素電極を形成して、前記少なくとも一層の絶縁膜と同一のパターンに透明導電膜を形成する工程をさらに具備することを特徴とする請求項12記載の液晶表示装置の製造方法。

【請求項16】

前記多数個の接触ホールは、円型、楕円形及び多角形の中からいずれかの形態に形成されることを特徴とする請求項11記載の液晶表示装置の製造方法。

【請求項17】

前記多数個の接触ホールのそれぞれは、“U”字形接触ホールと、前記“U”字形接触ホールとかみ合って形成される逆“U”字形接触ホールを含むことを特徴とする請求項11記載の液晶表示装置の製造方法。

【請求項18】

前記多数個の接触ホールのそれぞれは、“C”字形接触ホールと、前記“C”字形接触ホールとかみ合って形成される逆“C”字形接触ホールを含むことを特徴とする請求項11記載の液晶表示装置の製造方法。

【請求項19】

前記多数個の接触ホールは、お互いに連結されて屈曲部を持つライン形態に形成されることを特徴とする請求項11記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関するもので、特にTAB工程を容易くできる液晶表示装置及びその製造方法に関するものである。

【背景技術】

【0002】

通常、液晶表示素子(Liquid Crystal Display Device; LCD)はマトリックス形態に配列された液晶セルがビデオ信号によって光透過率を調節することで液晶パネルにビデオ信号にあたる画像を表示するようになる。これのために、液晶表示素子は液晶セルがアクティブ・マトリックス(Active Matrix)形態に配列された液晶パネルと、液晶セルを駆動するための駆動集積回路(Integrated Circuit; 以下、ICという)を具備する。駆動ICは通常チップ(Chip)形態に製作されて、タプ(Tape Automated Bonding; 以下、TABという)方式である場合、テープキャリアパッケージ(Tape Carrier Package; 以下、TCPという)に実装されるとき、チップオンガラス(Chips On Glass; COG)方式である場合、液晶パネルの表面に実装されるようになる。TAB方式である場合、駆動ICはTCPによって液晶パネルに用意されたバッドと電氣的に接続されている。

【0003】

図1は従来の液晶表示素子を示す平面図である。

【0004】

図1を参照すれば、従来の液晶表示素子は、薄膜トランジスタ・アレイ基板48とカラーフィルター・アレイ基板46が対向して接着された構造で、マトリックス液晶セルが位

置する画像表示部40と、駆動ICと画像表示部40の間に接続されるゲートパッド42及びデータパッド44を含むようになる。

【0005】

画像表示部40において、薄膜トランジスタ・アレイ基板48は、データ信号が供給されるデータラインと、ゲート信号が供給されるゲートラインと、データラインとゲートラインの交差部に液晶セルをスイッチングするための薄膜トランジスタと、薄膜トランジスタに接続されて液晶セルを駆動する画素電極と、それらの上に液晶配向のために塗布された下部配向膜とで構成される。

【0006】

カラーフィルター・アレイ基板46は、カラー具現のためのカラーフィルターと、光漏れを防止するためのブラック・マトリックスと、画素電極と垂直電界を成す共通電極と、その上に液晶配向のために塗布された上部配向膜とから構成される。

【0007】

このような薄膜トランジスタ・アレイ基板48とカラーフィルター・アレイ基板46は、スペーサーによって離隔されてセルギャップを一定に維持されて、スペーサーによって用意された空間には、液晶が満たされるようになる。

【0008】

ゲートパッド42はゲート駆動ICからのゲート信号を画像表示部40のゲートラインに供給する。このようなゲートパッド42は、図2に示すところのように、ゲートラインから伸長されたゲートパッド下部電極30と、ゲート絶縁膜12及び保護膜18を貫くゲート接触ホール38を通じてゲートパッド下部電極30と接続されたゲートパッド上部電極32とから構成される。

【0009】

データパッド44はデータ駆動ICからのデータ信号を画像表示部40のデータラインに供給する。このようなデータパッド44は、データラインから延長されるデータパッド下部電極34と、保護膜18を貫くデータ接触ホール28を通じてデータパッド下部電極34と接続されたデータパッド上部電極36とから構成される。

【0010】

ゲートパッド42及びデータパッド44はTAB方式で駆動ICが実装されたTCPと接触される。

【0011】

すなわち、ゲートラインと連結されたゲートパッド下部電極30はゲートパッド上部電極32を通じてゲート駆動ICが実装されたゲートTCPと電氣的に接続されて、データラインと連結されたデータパッド下部電極34はデータパッド上部電極36を通じてデータ駆動ICが実装されたデータTCPと電氣的に接続される。ここで、ゲートパッド上部電極32とデータパッド上部電極36はTAB方式において要求される、TCPの接着過程の反復の時、ゲートパッド下部電極30及びデータパッド下部電極34の損傷を防止するようになる。

【0012】

従来の、透明導電膜が不必要な、液晶表示装置（例えば、反射型液晶表示装置、水平電界印加型液晶表示装置）と、マスク工程数を減らして製造費用を減らすために、ゲートパッド42及びデータパッド44に透明導電膜を使わない透過型液晶表示装置は、図3または図4に示すところのようにゲートパッド上部電極32とデータパッド上部電極36なしにゲートパッド42及びデータパッド44が構成される。

【0013】

すなわち、図3a及び図3bに示すパッド構造はゲートパッド42及びデータパッド44にそれぞれ含まれたゲートパッド下部電極30とデータパッド下部電極34が全面露出するように形成される。

【0014】

図4a及び図4bに示すパッド構造は、日本特開平1-287624号に提案された構

造として、ゲートパッド下部電極30とデータパッド下部電極34がそれぞれ一つのゲート接触ホール28及びデータ接触ホール38を通じて一部露出するように形成される。

【0015】

このような図3及び図4に示すパッド構造はゲートパッド下部電極30とデータパッド下部電極34が全面または一部露出してTAB方式で駆動ICが実装されたTCPと直接接触される。

【0016】

しかし、ゲートパッド下部電極30とデータパッド下部電極34にTCPを接着する場合、誤整列(Misalign)による不良が発生するようになれば、TCPの接着及び分離過程であるリペア(Repair)工程を数回繰り返さなければならない。このリペア工程の時、露出したゲートパッド下部電極30とデータパッド下部電極34はTCPに沿って一緒にかまれられる場合がたまに発生される。これによってゲートパッド下部電極30とデータパッド下部電極34の断線が発生してリペア工程が不可能になる問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0017】

したがって、本発明の目的はTABリペア工程を容易くできる液晶表示装置及びその製造方法を提供するものである。

【課題を解決するための手段】

【0018】

前記目的を達成するために、本発明に係る液晶表示装置は、多数の信号ラインと、前記多数の信号ラインのそれぞれと接続された多数のパッド電極と、前記パッド電極を露出させる多数個の接触ホールを含む少なくとも一層の絶縁膜とを具備して、前記パッド電極は前記接触ホールを通じて導電性フィルムと直接接触されることを特徴とする。

【0019】

前記多数の信号ラインは、前記多数のパッド電極の中からいずれかを通じてデータ信号が印加されるデータラインと、前記多数のパッド電極の中からいずれかを通じてゲート信号が印加されるゲートラインと、前記多数のパッド電極の中からいずれかを通じて基準電圧信号が印加される共通ラインの中から少なくともどの一つを具備することを特徴とする。

【0020】

前記液晶表示装置は、前記データラインと前記ゲートラインの交差領域に形成される反射電極をさらに具備することを特徴とする。

【0021】

前記液晶表示装置は、前記データラインと前記ゲートラインの交差領域に形成される画素電極と、前記交差領域に前記画素電極と並行するように形成されて前記画素電極と水平電界を成す共通電極をさらに具備することを特徴とする。

【0022】

前記液晶表示装置は、前記データラインと前記ゲートラインの交差領域に形成される画素電極と、前記少なくとも一層の絶縁膜と同一のパターンに形成される透明導電膜をさらに具備することを特徴とする。

【0023】

前記多数個の接触ホールのそれぞれは、円型、楕円形及び多角形の中からいずれかの形態に形成されることを特徴とする。

【0024】

前記多数個の接触ホールのそれぞれは、“U”字形接触ホールと、前記“U”字形接触ホールとかみ合って交番されるように形成される逆“U”字形接触ホールを含むことを特徴とする。

【0025】

前記多数個の接触ホールそれぞれの、 “C” 字形接触ホールと、前記 “C” 字形接触ホールとかみ合って交番されるように形成される逆 “C” 字形接触ホールを含むことを特徴とする。

【0026】

前記多数個の接触ホールはお互いに連結されて屈曲部を持つライン形態に形成されることを特徴とする。

【0027】

前記多数個の接触ホールは5～50 μm の幅を持つように形成されることを特徴とする。

【0028】

前記目的を達成するために、本発明に係る液晶表示装置の製造方法は、多数の信号ラインのそれぞれと接続された多数のパッド電極を形成する工程と、前記多数のパッド電極のそれぞれを露出させる多数個の接触ホールを含む少なくとも一層の絶縁膜を形成する工程と、前記接触ホールを通じて露出した前記パッド電極に導電性フィルムと直接接触させる工程とを具備することを特徴とする。

【0029】

前記液晶表示装置の製造方法は前記多数のパッド電極の中からいずれかを通じてデータ信号が印加されるデータラインを形成する工程と、前記多数のパッド電極の中からいずれかを通じてゲート信号が印加されるゲートラインを形成する工程とをさらに具備することを特徴とする。

【0030】

前記液晶表示装置の製造方法は、前記データラインとゲートラインの交差領域に反射電極を形成する工程をさらに含むことを特徴とする。

【0031】

前記液晶表示装置の製造方法は、前記多数のパッド電極の中からいずれかを通じて基準電圧信号が印加される共通ラインと、前記共通ラインと接続される共通電極とを形成する工程と、前記共通電極と水平電界を成す画素電極を形成する工程とをさらに具備することを特徴とする。

【0032】

前記液晶表示装置の製造方法は、前記データラインと前記ゲートラインの交差領域に画素電極を形成して、前記少なくとも一層の絶縁膜と同一のパターンに透明導電膜を形成する工程をさらに具備することを特徴とする。

【0033】

前記多数個の接触ホールは、円型、楕円形及び多角形の中からいずれかの形態に形成されることを特徴とする。

【0034】

前記多数個の接触ホールそれぞれの、 “U” 字形接触ホールと、前記 “U” 字形接触ホールとかみ合って交番されるように形成される逆 “U” 字形接触ホールを含むことを特徴とする。

【0035】

前記多数個の接触ホールそれぞれの、 “C” 字形接触ホールと、前記 “C” 字形接触ホールとかみ合って交番されるように形成される逆 “C” 字形接触ホールを含むことを特徴とする。

【0036】

前記多数個の接触ホールはお互いに連結されて屈曲部を持つライン形態に形成されることを特徴とする。

【発明の効果】

【0037】

上述したところのように、本発明に係る液晶表示装置及びその製造方法は、多数個の接触ホールを通じてゲートパッド電極、データパッド電極及び共通パッド電極の中から少な

くともいずれかを含むパッド電極が露出した構造に形成される。これに従ってTCPの付着工程を繰り返してパッド電極が一部かまれられて行っても、他の接触ホールを通じてTCPとパッド電極が電氣的に接続されるようになる。これによって本発明に係る液晶表示装置及びその製造方法は、パッド電極の断線不良を防止するでき、TCP接着及び分離するTABリペア工程を容易く実行することができる。

【発明を実施するための最良の形態】

【0038】

〔実施例〕

以下、本発明の望ましい実施例を図5乃至図19bを参照して詳細に説明する事にする。

【0039】

図5は本発明の第1の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板を示す平面図で、図6は図5の線VI-VI'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【0040】

図5乃至図6を参照すれば、本発明の第1の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板は、下部基板51上にゲート絶縁膜62を間に置いて交差するように形成されたゲートライン52及びデータライン54と、その交差部毎に形成された薄膜トランジスタ55と、その交差構造に形成された画素領域57に形成された反射電極72と、ゲートライン52と反射電極72の重畳部に形成されたストレージ・キャパシター96と、ゲートライン52と接続されたゲートパッド92と、データライン54と接続されたデータパッド94とを具備する。

【0041】

ゲート信号を供給するゲートライン52とデータ信号を供給するデータライン54は交差構造に形成されて画素領域57を定義する。

【0042】

薄膜トランジスタ55はゲートライン52のゲート信号に応答してデータライン54の画素信号が反射電極72に充電されて維持されるようにする。これのために、薄膜トランジスタ55は、ゲートライン52に接続されたゲート電極56と、データライン54に接続されたソース電極58と、反射電極72と接続されたドレーン電極60を具備する。また、薄膜トランジスタ55はゲート電極56とゲート絶縁膜62を間に置いて重畳されながら、ソース電極58とドレーン電極60の間にチャンネルを形成する活性層64をさらに具備する。このような活性層64上にはソース電極58及びドレーン電極60とオーミック接触のためのオーミック接触層66がさらに形成される。

【0043】

反射電極72は薄膜トランジスタ55のドレーン電極60と一体化されて画素領域57に形成される。

【0044】

これによって、薄膜トランジスタ55を通じて画素信号が供給された反射電極72と基準電圧が供給された共通電極（図示しない）の間には電界が形成される。このような電界によって薄膜トランジスタ・アレイ基板とカラーフィルター・アレイ基板の間の液晶分子が誘電異方性によって回転するようになる。及び、液晶分子の回転程度によって画素領域57を反射する光反射率が変わることで階調を具現するようになる。

【0045】

ストレージ・キャパシター96はゲートライン52と、そのゲートライン52とゲート絶縁膜62を間に置いて重畳される反射電極72から構成される。このようなストレージ・キャパシター96は反射電極72に充電された画素信号が次の画素信号が充電されるまで安定的に維持されるようにする。

【0046】

ゲートパッド92はゲート駆動IC（図示しない）と接続されてゲートライン52にゲ

ート信号を供給する。このようなゲートパッド92はゲートライン52から延長されるゲートパッド電極80と、ゲート絶縁膜62及び保護膜68を貫いてゲートパッド電極80を露出させる多数個のゲート接触ホール88から構成される。

【0047】

ゲート接触ホール88は、TABリペア工程の時、多数個のゲート接触ホール88中から少なくともいずれかを通じて露出したゲートパッド電極80の一部がかまれられて行っても、残りゲート接触ホール88を通じて露出したゲートパッド電極80とゲート駆動ICが実装されたゲートTCPが電氣的に接続される。これによって、ゲート駆動ICからのゲート信号がゲートパッド電極80を通じてゲートライン52に供給される。

【0048】

データパッド94はデータ駆動IC（図示しない）と接続されてデータライン54にデータ信号を供給する。このようなデータパッド94はデータライン54から延長されるデータパッド電極84と、保護膜68を貫いてデータパッド電極84を露出させる多数個のデータ接触ホール78から構成される。

【0049】

データ接触ホール78は、TABリペア工程の時、多数個のデータ接触ホール78中から少なくともいずれかを通じて露出したデータパッド電極84の一部がかまれられて行っても、残りデータ接触ホール78を通じて露出したデータパッド電極84とデータ駆動ICが実装されたデータTCPが電氣的に接続される。これによって、データ駆動ICからのデータ信号がデータパッド電極84を通じてデータライン54に供給される。

【0050】

図7a乃至図7dは本発明の第1の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【0051】

図7aを参照すれば、下部基板51上にゲートライン52、ゲート電極56及びゲートパッド電極80を含む第1導電パターン群が形成される。

【0052】

これを詳細に説明すれば、下部基板51上にスパッタリング方法などの蒸着方法を通じてゲート金属層が形成される。引き継いで、フォトリソグラフィ工程と食刻工程でゲート金属層がパターンニングされることで、ゲートライン52、ゲート電極56及びゲートパッド電極80を含む第1導電パターン群が形成される。ここで、ゲート金属層としては、アルミニウム系金属または銅などが利用される。

【0053】

図7bを参照すれば、第1導電パターン群が形成された下部基板51上にゲート絶縁膜62と、そのゲート絶縁膜62上に活性層64及びオーミック接触層66を含む半導体パターンが形成される。

【0054】

これを詳細に説明すれば、第1導電パターン群が形成された下部基板51上にPECVD、スパッタリングなどの蒸着方法を通じてゲート絶縁膜62、第1及び第2半導体層が順次的に形成される。ここで、ゲート絶縁膜62の材料としては酸化シリコン（ SiO_x ）または窒化シリコン（ SiN_x ）などの無機絶縁物質が利用されて、第1半導体層は不純物がドーピングされない非晶質シリコンが利用されて、第2半導体層はN型またはP型の不純物がドーピングされた非晶質シリコンが利用される。

【0055】

引き継いで、フォトリソグラフィ工程と食刻工程で第1及び第2半導体層が同時にパターンニングされることで、活性層64及びオーミック接触層66を含む半導体パターンが形成される。

【0056】

図7cを参照すれば、半導体パターンが形成された下部基板51上にソース電極58、ドレイン電極60、反射電極72、データライン54、データパッド電極84を含む第2

導電パターン群が形成される。

【0057】

これを詳細に説明すれば、半導体パターンが形成された下部基板51上にデータ金属層が蒸着される。引き継いで、フォトリソグラフィ工程と食刻工程でデータ金属層がパターニングされることで、データライン54、ソース電極58、ドレイン電極60、ドレイン電極60と一体化された反射電極72、データパッド電極84を含む第2導電パターン群が形成される。

【0058】

その次、ソース電極58及びドレイン電極60をマスクと利用した乾式食刻工程でオーミック接触層66が食刻されて、薄膜トランジスタチャンネル部の活性層64が露出する。

【0059】

図7dを参照すれば、第2導電パターン群が形成されたゲート絶縁膜62上に多数個のゲート接触ホール88及びデータ接触ホール78を含む保護膜68が形成される。

【0060】

これを詳細に説明すれば、第2導電パターン群が形成されたゲート絶縁膜62上にPECVDなどの蒸着方法で保護膜68が全面形成される。引き継いで、フォトリソグラフィ工程と食刻工程で保護膜68がパターニングされることで、ゲート接触ホール88及びデータ接触ホール78が多数個形成される。ゲート接触ホール88は保護膜68及びゲート絶縁膜62を貫いてゲートパッド電極80の多数領域を露出させて、データ接触ホール78は保護膜68を貫いてデータパッド電極84の多数領域を露出させる。ここで、保護膜68の材料としてはゲート絶縁膜62のような無機絶縁物質や誘電率が小さなアクリル(acrylic)系有機化合物、BCBまたはPFCBなどのような有機絶縁物質が利用される。

【0061】

図8は本発明の第2の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板を示す断面図である。

【0062】

図8を参照すれば、本発明の第2の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板は、図5及び図6に図示された薄膜トランジスタ・アレイ基板と比べて活性層及びオーミック接触層を含む半導体パターンがソース電極、ドレイン電極、データパッド電極、データラインを含む第2導電パターン群下部に第2導電パターン群に沿って形成されることを除きしては、同一な構成要素を具備する。

【0063】

本発明の第2の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板はソース電極58、ドレイン電極60、データパッド電極84を半導体パターンと同一パターンに形成される。

【0064】

反射電極72は、ドレイン電極60と異なる金属から、データライン54とゲートライン52によって用意された画素領域に形成される。

【0065】

ゲートパッド92はゲート駆動IC(図示しない)と接続されてゲートライン52にゲート信号を供給する。このようなゲートパッド92はゲートライン52から延長されるゲートパッド電極80と、ゲート絶縁膜62及び保護膜68を貫いてゲートパッド電極80を露出させる多数個のゲート接触ホール88から構成される。

【0066】

ゲート接触ホール88は、TABリペア工程の時、多数個のゲート接触ホール88中から少なくともいずれかを通じて露出したゲートパッド電極80の一部がかまれられて行っても、残りゲート接触ホール88を通じて露出したゲートパッド電極80とゲート駆動ICが実装されたゲートTCPが電気的に接続される。これによって、ゲート駆動ICから

のゲート信号がゲートパッド電極80を通じてゲートライン52に供給される。

【0067】

データパッド94はデータ駆動IC（図示しない）と接続されてデータライン54にデータ信号を供給する。このようなデータパッド94は活性層64及びオーミック接触層66を含む半導体パターンと、半導体パターンと同一パターンに形成されてデータライン54から延長されるデータパッド電極84と、保護膜68を貫いてデータパッド電極84を露出させる多数個のデータ接触ホール78から構成される。

【0068】

データ接触ホール78は、TABリペア工程の時、多数個のデータ接触ホール78中から少なくともいずれかを通じて露出したデータパッド電極84の一部がかまれられて行っても残りデータ接触ホール78を通じて露出したデータパッド電極84とデータ駆動ICが実装されたデータTCPが電氣的に接続される。これによって、データ駆動ICからのデータ信号がデータパッド電極84を通じてデータライン54に供給される。

【0069】

図9a乃至図9dは本発明の第2の実施例に係る反射型液晶表示装置の薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【0070】

先に、下部基板51上にアルミニウム系金属を含むゲート金属層が全面蒸着された後、フォトリソグラフィ工程と食刻工程でゲート金属層がパターンニングされることで、図9aに図示されたところのように、ゲートライン52、ゲート電極56及びゲートパッド電極80を含む第1導電パターン群が形成される。

【0071】

第1導電パターン群が形成された下部基板51上にPECVD、スパッタリングなどの蒸着方法を通じてゲート絶縁膜62、第1及び第2半導体層、及びデータ金属層が順次的に形成される。引き継いで、データ金属層上に第2マスクを利用したフォトリソグラフィ工程でチャンネル部の高さが異なるフォトレジストパターンを形成するようになる。チャンネル部の高さが異なるフォトレジストパターンを利用した湿式食刻工程でデータ金属層がパターンニングされることで、図9bに図示されたところのように、データライン54、ソース電極58、そのソース電極58と一体化されたドレーン電極60、及びデータパッド電極84を含む第2導電パターン群が形成される。その次、同一のフォトレジストパターンを利用した乾式食刻工程で第1及び第2半導体層が同時にパターンニングされることで、オーミック接触層64と活性層66が形成される。及び、アッシング（Ashing）工程でチャンネル部において相対的に低い高さを持つフォトレジストパターンが除去された後、乾式食刻工程でチャンネル部の一体化されたソース電極及びドレーン電極とオーミック接触層66が食刻される。これによって、チャンネル部の活性層64が露出してソース電極58とドレーン電極60が分離する。引き継いで、ストリップ工程で第2導電パターン群上に残っていたフォトレジストパターンが除去される。

【0072】

第2導電パターン群が形成されたゲート絶縁膜62上にアルミニウム系金属を含む反射金属層が蒸着された後、フォトリソグラフィ工程と食刻工程で反射金属層がパターンニングされることで、図9cに図示されたところのように、反射電極72を含む第3導電パターン群が形成される。

【0073】

第3導電パターン群が形成されたゲート絶縁膜62上に有機絶縁物質または無機絶縁物質が蒸着されることで、図9dに図示されたところのように、保護膜68が全面形成される。引き継いで、フォトリソグラフィ工程と食刻工程で保護膜68がパターンニングされることで、ゲート接触ホール88及びデータ接触ホール78が多数個形成される。ゲート接触ホール88は保護膜68及びゲート絶縁膜62を貫いてゲートパッド電極80の多数領域を露出させて、データ接触ホール78は保護膜68を貫いてデータパッド電極84の多数領域を露出させる。

【0074】

図10は本発明の第3の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板を示す平面図で、図11は図10の線XI-XI'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【0075】

図10及び図11を参照すれば、本発明の第3の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板は、下部基板151上に交差されるように形成されたゲートライン152及びデータライン154と、その交差部毎に形成された薄膜トランジスタ120と、その交差構造に用意された画素領域に水平電界を成すように形成された画素電極172及び共通電極140と、共通電極140と接続された共通ライン142とを具備する。また、薄膜トランジスタ・アレイ基板は、画素電極172と共通ライン142の重畳部に形成されたストレージ・キャパシター130と、ゲートライン152と接続されたゲートパッド192と、データライン154と接続されたデータパッド194と、共通ライン142と接続された共通パッド148をさらに具備する。

【0076】

ゲートライン152は薄膜トランジスタ120のゲート電極156にゲート信号を供給する。データライン154は薄膜トランジスタ120のドレーン電極160を通じて画素電極172に画素信号を供給する。ゲートライン152とデータライン154は交差構造に形成されて画素領域128を定義する。

【0077】

共通ライン142は画素領域128を間に置いてゲートライン152と並行するように形成されて液晶駆動のための基準電圧を共通電極140に供給する。

【0078】

薄膜トランジスタ120はゲートライン152のゲート信号に応答してデータライン154の画素信号が画素電極172に充電されて維持されるようにする。これのために、薄膜トランジスタ120はゲートライン152に接続されたゲート電極156と、データライン154に接続されたソース電極158と、画素電極172に接続されたドレーン電極160を具備する。なお、薄膜トランジスタ120はゲート電極156とゲート絶縁膜162を間に置いて重畳されながらソース電極158とドレーン電極160の間にチャンネルを形成する活性層164をさらに具備する。このような活性層164上にはソース電極158、ドレーン電極160とオーミック接触のためのオーミック接触層166がさらに形成される。

【0079】

画素電極172は、薄膜トランジスタ120のドレーン電極160と一体化されることと同時に、ストレージ電極150と一体化されて画素領域128に形成される。特に、画素電極172はドレーン電極160と接続されて、隣接したゲートライン152と並行するように形成された水平部172Aと、水平部172Aで垂直方向に伸長されて共通電極140と並行するように形成されたフィンガー部172Bを具備する。

【0080】

共通電極140は共通ライン142と接続されて画素領域128に形成される。特に、共通電極140は画素領域128において画素電極172のフィンガー部172Bと並行するように形成される。

【0081】

これによって、薄膜トランジスタ120を通じて画素信号が供給された画素電極172と共通ライン142を通じて基準電圧が供給された共通電極140との間には水平電界が形成される。特に、画素電極172のフィンガー部172Bと共通電極140の間には水平電界が形成される。このような水平電界によって薄膜トランジスタ・アレイ基板とカラーフィルター・アレイ基板の間から水平方向に配列された液晶分子が誘電異方性によって回転するようになる。液晶分子の回転程度によって画素領域128を透過する光透過率が変わることによって画像を具現するようになる。

【0082】

ストレージ・キャパシター130は、共通ライン142と、その共通ライン142とゲート絶縁膜162を間に置いて重畳されて画素電極172と一体化されて形成されたストレージ電極150から構成される。このようなストレージ・キャパシター130は、画素電極172に充電された画素信号が次の画素信号が充電されるまで安定的に維持されるようにする。

【0083】

ゲートライン152はゲートパッド192を通じてゲート駆動IC（図示しない）と接続される。ゲートパッド192は、ゲートライン152から伸長されたゲートパッド電極180と、ゲートパッド電極180の多数領域を露出させるようにゲート絶縁膜162及び保護膜168を貫く多数個のゲート接触ホール188から構成される。

【0084】

データライン154はデータパッド194を通じてデータ駆動IC（図示しない）と接続される。データパッド194は、データライン154から延長されるデータパッド電極184と、データパッド電極184の多数領域を露出させるように保護膜168を貫く多数個のデータ接触ホール178から構成される。

【0085】

共通ライン142は共通パッド148を通じて外部の基準電圧原（図示しない）から基準電圧を供給受けようになる。共通パッド148は、共通ライン142から延長される共通パッド電極144と、共通パッド電極144の多数領域を露出させるようにゲート絶縁膜162及び保護膜168を貫く多数個の共通接触ホール146から構成される。

【0086】

図12a乃至図12dは図11に示す薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【0087】

図12aを参照すれば、下部基板151上に共通ライン142、共通電極140、共通パッド電極144、ゲートライン（図示しない）、ゲート電極156及びゲートパッド電極180を含む第1導電パターン群が形成される。

【0088】

これを詳細に説明すれば、下部基板151上にスパッタリング方法などの蒸着方法を通じてゲート金属層が形成される。引き継いで、フォトリソグラフィ工程と食刻工程でゲート金属層がパターニングされることで、共通ライン142、共通電極140、共通パッド電極144、ゲートライン、ゲート電極156及びゲートパッド電極180を含む第1導電パターン群が形成される。ここで、ゲート金属層としてはアルミニウム系金属などが利用される。

【0089】

図12bを参照すれば、第1導電パターン群が形成された下部基板151上にゲート絶縁膜162と、そのゲート縁切り膜162上に活性層164及びオーミック接触層166を含む半導体パターンが形成される。

【0090】

これを詳細に説明すれば、第1導電パターン群が形成された下部基板151上にPECVD、スパッタリングなどの蒸着方法を通じてゲート絶縁膜162、第1及び第2半導体層が順次的に形成される。ここで、ゲート絶縁膜162の材料としては酸化シリコン（ SiO_x ）または窒化シリコン（ SiN_x ）などの無機絶縁物質が利用されて、第1半導体層は不純物がドーピングされない非晶質シリコンが利用されて、第2半導体層はN型またはP型の不純物がドーピングされた非晶質シリコンが利用される。

【0091】

引き継いで、フォトリソグラフィ工程と食刻工程で第1及び第2半導体層が同時にパターニングされることで、活性層164及びオーミック接触層166を含む半導体パターンが形成される。

【0092】

図12cを参照すれば、半導体パターンが形成された下部基板151上にソース電極158、ドレーン電極160、画素電極172、データライン154、データパッド電極184を含む第2導電パターン群が形成される。

【0093】

これを詳細に説明すれば、半導体パターンが形成された下部基板151上にデータ金属層が蒸着される。引き継いで、フォトリソグラフィ工程と食刻工程でデータ金属層がパターンニングされることで、データライン154、ソース電極158、ドレーン電極160、ドレーン電極160と一体化された画素電極172、データパッド電極184を含む第2導電パターン群が形成される。

【0094】

その次、ソース電極158及びドレーン電極160をマスクと利用した乾式食刻工程でオーミック接触層166が食刻されて薄膜トランジスタチャンネル部の活性層164が露出する。

【0095】

図12dを参照すれば、第2導電パターン群が形成されたゲート絶縁膜162上に多数個の共通接触ホール146、ゲート接触ホール188及びデータ接触ホール178を含む保護膜168が形成される。

【0096】

これを詳細に説明すれば、第2導電パターン群が形成されたゲート絶縁膜162上にPECVDなどの蒸着方法で保護膜168が全面形成される。引き継いで、フォトリソグラフィ工程と食刻工程で保護膜168がパターンニングされることで、共通接触ホール146、ゲート接触ホール188及びデータ接触ホール178が多数個形成される。共通接触ホール146は保護膜168及びゲート絶縁膜162を貫いて共通パッド電極144の多数領域を露出させて、ゲート接触ホール188は保護膜168及びゲート絶縁膜162を貫いてゲートパッド電極180の多数領域を露出させて、データ接触ホール178は保護膜168を貫いてデータパッド電極184の多数領域を露出させる。ここで、保護膜168の材料としては、ゲート絶縁膜162のような無機絶縁物質や誘電常数が小さなアクリル(acryl)系有機化合物、BCBまたはPFCBなどのような有機絶縁物質が利用される。

【0097】

図13は本発明の第4の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板を示す断面図である。

【0098】

図13を参照すれば、本発明の第4の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板は、図10及び図11に図示された薄膜トランジスタ・アレイ基板と比べて活性層及びオーミック接触層がソース電極、ドレーン電極、データパッド電極、データラインを含む第2導電パターン群下部に第2導電パターン群に沿って形成されることを除きしては、同一な構成要素を具備する。

【0099】

本発明の第4の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板はソース電極158、ドレーン電極160、データパッド電極184を半導体パターンと同一パターンに形成される。

【0100】

ストレージ・キャパシター130は、共通ライン142と、その共通ライン142とゲート絶縁膜162を間に置いて重畳されて画素電極172と一体化されて形成されたストレージ電極150と、そのストレージ電極150と同一パターンに形成された半導体パターン164、166から構成される。このようなストレージ・キャパシター130は、画素電極172に充電された画素信号が次の画素信号が充電されるまで安定的に維持されるようにする。

【0101】

ゲートパッド192はゲート駆動IC（図示しない）と接続されてゲートライン152にゲート信号を供給する。このようなゲートパッド192はゲートライン152から延長されるゲートパッド電極180と、ゲート絶縁膜162及び保護膜168を貫いてゲートパッド電極180を露出させる多数個のゲート接触ホール188から構成される。

【0102】

ゲート接触ホール188は、TABリベア工程の時、多数個のゲート接触ホール188中から少なくともいずれかを通じて露出したゲートパッド電極180の一部がかまれられて行っても、残りゲート接触ホール188を通じて露出したゲートパッド電極180とゲート駆動ICが実装されたゲートTCPが電氣的に接続される。これによって、ゲート駆動ICからのゲート信号がゲートパッド電極180を通じてゲートラインに供給される。

【0103】

データパッド194はデータ駆動IC（図示しない）と接続されてデータライン154にデータ信号を供給する。このようなデータパッド194は、活性層164及びオーミック接触層166を含む半導体パターンと、半導体パターンと同一パターンに形成されてデータライン154から延長されるデータパッド電極184と、保護膜168を貫いてデータパッド電極184を露出させる多数個のデータ接触ホール178から構成される。

【0104】

データ接触ホール178は、TABリベア工程の時、多数個のデータ接触ホール178中から少なくともいずれかを通じて露出したデータパッド電極184の一部がかまれられて行っても、残りデータ接触ホール178を通じて露出したデータパッド電極184とデータ駆動ICが実装されたデータTCPが電氣的に接続される。これによって、データ駆動ICからのデータ信号がデータパッド電極184を通じてデータライン154に供給される。

【0105】

共通パッド148は外部基準電圧原と接続されて共通ライン142に基準電圧を供給する。このような共通パッド148は、共通ライン142から延長される共通パッド電極144と、ゲート絶縁膜162及び保護膜168を貫いて共通パッド電極144を露出させる多数個の共通接触ホール146から構成される。

【0106】

共通接触ホール146は、TABリベア工程の時、多数個の共通接触ホール188中から少なくともいずれかを通じて露出した共通パッド電極144の一部がかまれられて行っても、残り共通接触ホール146を通じて露出した共通パッド電極144と外部接続されたTCPが電氣的に接続される。これによって、外部基準電圧原からの基準電圧が共通パッド電極144を通じて共通ライン142に供給される。

【0107】

図14a乃至図14cは本発明の第4の実施例に係る水平電界印加型液晶表示装置の薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【0108】

先に、下部基板上にアルミニウム系金属を含むゲート金属層が蒸着された後、フォトリソグラフィ工程と食刻工程でゲート金属層がパターンニングされることで、図14aに示すところのように、共通ライン142、共通電極140、共通パッド電極144、ゲートライン152、ゲート電極156及びゲートパッド電極180を含む第1導電パターン群が形成される。

【0109】

第1導電パターン群が形成された下部基板151上にPECVD、スパッタリングなどの蒸着方法を通じてゲート絶縁膜162、第1及び第2半導体層、及びデータ金属層が順次的に形成される。引き継いで、データ金属層上に第2マスクを利用したフォトリソグラフィ工程でフォトレジストパターンを形成するようになる。チャンネル部の高さが異なるフォトレジストパターンを利用した湿式食刻工程でデータ金属層がパターンニングされるこ

とで、図14bに示すところのように、データライン154、ソース電極158、ドレーン電極160、データパッド電極184、ストレージ電極150を含むデータパターンが形成される。その次、同一なフォトレジストパターンを利用した乾式食刻工程で第1及び第2半導体層が同時にパターニングされることで、オーミック接触層164と活性層166が形成される。および、アッシング(Ashing)工程でチャンネル部で相対的に低い高さを持つフォトレジストパターンが除去された後、乾式食刻工程でチャンネル部の一体化されたソース電極及びドレーン電極とオーミック接触層166が食刻される。これによって、チャンネル部の活性層164が露出してソース電極158とドレーン電極160が分離する。引き継いで、ストリップ工程で第2導電パターン群上に残っていたフォトレジストパターンが除去される。

【0110】

第2導電パターン群が形成されたゲート絶縁膜162上に有機絶縁物質または無機絶縁物質が全面蒸着されることで、図14cに示すところのように、保護膜168が全面形成される。引き継いで、フォトリソグラフィ工程と食刻工程で保護膜168がパターニングされることで、共通接触ホール146、ゲート接触ホール188及びデータ接触ホール178が多数個形成される。共通接触ホール146は保護膜168及びゲート絶縁膜162を貫いて共通パッド電極144を露出させて、ゲート接触ホール188は保護膜168及びゲート絶縁膜162を貫いてゲートパッド電極180を露出させて、データ接触ホール178は保護膜168を貫いてデータパッド電極184の多数領域を露出させる。

【0111】

図15は本発明の第5の実施例に係る液晶表示装置の薄膜トランジスタ・アレイ基板を示す平面図で、図16は図15の線XVI-XVI'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【0112】

図15及び図16を参照すれば、本発明の第5の実施例に係る液晶表示装置の薄膜トランジスタ・アレイ基板は、薄膜トランジスタ・アレイ基板248とカラーフィルター・アレイ基板246が対向して接着された構造でマトリックス液晶セルが位する画像表示部240と、駆動ICと画像表示部240の間に接続されるゲートパッド242及びデータパッド244を含むようになる。

【0113】

ゲートパッド242はゲート駆動IC(図示しない)と接続されてゲートラインにゲート信号を供給する。このようなゲートパッド242は、ゲートラインから伸長されたゲートパッド下部電極230と、ゲートパッド下部電極230の多数領域を露出させるようにゲート絶縁膜212及び保護膜218を貫く多数個のゲート接触ホール238と、ゲート絶縁膜212及び保護膜218と同一パターンに形成されたゲートパッド上部電極232から構成される。

【0114】

データパッド244はデータ駆動IC(図示しない)と接続されてデータラインにデータ信号を供給する。データパッド244はデータラインから延長されるデータパッド下部電極234と、データパッド下部電極234の多数領域を露出させるように保護膜218を貫く多数個のデータ接触ホール228と、保護膜218と同一のパターンに形成されたデータパッド上部電極236から構成される。

【0115】

このような薄膜トランジスタ・アレイ基板の製造方法を図17a乃至図17dを結付して詳細に説明する事にする。

【0116】

先に、下部基板201上にゲート金属層が全面蒸着された後、パターニングされることで、図17aに示すところのように、薄膜トランジスタのゲート電極、ゲートラインと一緒にゲートパッド下部電極230が形成される。ゲートパッド下部電極230が形成された下部基板201上に有機絶縁物質または無機絶縁物質が全面蒸着されることで、図17

bに示すところのように、ゲート絶縁膜212が形成される。ゲート絶縁膜212が形成された下部基板201上に薄膜トランジスタのチャンネル部を成す活性層及びオーミック接触層を含む半導体パターンが形成される。半導体パターンが形成された下部基板201上にデータ金属層が全面蒸着された後、パターニングされることで、図17cに示すところのように、薄膜トランジスタのソース／ドレイン電極及びデータラインと一緒にデータパッド下部電極234が形成される。データパッド下部電極234が形成された下部基板201上に有機絶縁物質または無機絶縁物質が全面蒸着されることで、図17dに示すところのように、保護膜218が形成される。この後、保護膜218上に透明電導性物質が全面蒸着された後、パターニングされることで、ゲートパッド上部電極232とデータパッド上部電極236が形成される。このゲートパッド上部電極232とデータパッド上部電極236をマスクとしてゲート絶縁膜212及び保護膜218が乾式食刻されることで、多数個のゲート接触ホール238及び多数個のデータ接触ホール228が形成される。

【0117】

図18a乃至図18fは本発明の第1乃至第5実施例に係る薄膜トランジスタ・アレイ基板の接触ホールを示す平面図である。

【0118】

本発明に係る、ゲート接触ホール、データ接触ホール及び共通接触ホールの中から少なくともいずれかを含む接触ホール292は、図18aに示すところのように、四角形を含む多角形形態に形成されとか、図18bに示すところのように、相対的に直径が大きい円形に形成されとか、または、図18cに示すところのように、相対的に直径が小さな円形に形成されて、共通パッド電極、ゲートパッド電極及びデータパッド電極を含むパッド電極290の多数領域を露出させるようになる。または、接触ホール292が、図18dに示すところのように、屈曲部を持つライン形態に形成されてパッド電極290を曲線形態に露出させるようになる。また、多数の接触ホール292のそれぞれは、図18eに示すところのように、“C”字形態の第1接触ホール292aと、“C”字形態の第1第1接触ホール292aとお互いにかみ合って形成される逆“C”字形態の第2接触ホール292bを含む。なお、多数の接触ホール292のそれぞれは、図18fに示すところのように、“U”字形態の第1接触ホール292aと、“U”字形態の第1接触ホール292aとお互いにかみ合って形成される逆“U”字形態の第2接触ホール292bを含む。

【0119】

一方、図18a乃至図18fに示す接触ホール292は約5～50 μ mの幅を持つように形成される。

【0120】

図19aは本発明の第1乃至第4実施例に係る液晶表示装置のゲートTCP及びデータTCPを示す図面で、図19bは本発明の第5実施例に係る液晶表示装置のゲートTCP及びデータTCPを示す断面図である。

【0121】

図19a及び図19bを参照すれば、本発明の第1乃至第5実施例に係るパッド電極は導電ボルが含まれたACF (Anisotropic Conductive Film) 270、280を通じて駆動ICが実装されたTCP 278、288と接触される。これによって、TCP 278、288に形成された出力パッド272、282はACF 270、280の導電ボル276、286を通じてゲートパッド電極274、230、データパッド電極284、234及び共通パッド電極の中から少なくともいずれかとそれぞれ電氣的に接続される。具体的に、ゲートTCP 278のベースフィルム上に形成された第1出力パッド272はゲートパッド電極274、230と、データTCP 288のベースフィルム上に形成された第2出力パッド282はデータパッド電極284、234と、データTCP 288のベースフィルム上に形成された第3出力パッド(図示しない)は共通パッド電極(図示しない)とACF 276、286を通じて電氣的に接続される。

【0122】

この場合、ゲートパッド、データパッド及び共通パッドの中から少なくともいずれかは多数の接触ホールを通じてゲートパッド電極274、230、データパッド電極284、234及び共通パッド電極の中から少なくともいずれかが露出した構造を持っているのでTCP278、288の付着工程を繰り返しても、パッド下部電極の断線不良が防止される。

【0123】

以上説明した内容を通じて当業者であれば本発明の技術思想を一脱しない範囲内で多様な変更及び修正ができる。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲により決められなければならない。

【図面の簡単な説明】

【0124】

【図1】従来の液晶表示装置を示す平面図である。

【図2】図1の線II-II'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【図3a】従来のパッド構造の形態を示す平面図及び断面図である。

【図3b】従来のパッド構造の形態を示す平面図及び断面図である。

【図4a】従来のパッド構造の他の形態を示す平面図及び断面図である。

【図4b】従来のパッド構造の他の形態を示す平面図及び断面図である。

【図5】本発明の第1実施例に係る薄膜トランジスタ・アレイ基板を示す平面図である。

【図6】図5の線VI1-VI1'、VI2-VI2'、VI3-VI3'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【図7a】図6に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図7b】図6に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図7c】図6に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図7d】図6に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図8】図8は本発明の第2実施例に係る薄膜トランジスタ・アレイ基板を示す断面図である。

【図9a】図8に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図9b】図8に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図9c】図8に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図9d】図8に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

。【図10】本発明の第3実施例に係る薄膜トランジスタ・アレイ基板を示す平面図である。

【図11】図10の線XI-XI'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【図12a】図11に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図12b】図11に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図12c】図11に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図12d】図11に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図13】本発明の第4実施例に係る薄膜トランジスタ・アレイ基板を示す断面図である。

【図14a】図13に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図14b】図13に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図14c】図13に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図15】本発明の第5実施例に係る薄膜トランジスタ・アレイ基板を示す平面図である。

【図16】図10の線XVI-XVI'に沿って切り取った薄膜トランジスタ・アレイ基板を示す断面図である。

【図17a】図16に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図17b】図16に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図17c】図16に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図17d】図16に図示された薄膜トランジスタ・アレイ基板の製造方法を示す断面図である。

【図18a】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図18b】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図18c】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図18d】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図18e】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図18f】本発明に係るゲート接触ホール及びデータ接触ホールを含む接触ホールの多様な形態を示す平面図である。

【図19a】本発明の第1乃至第5実施例に係る薄膜トランジスタ・アレイ基板のパッド下部電極と接続されるTCPを詳細に示す断面図である。

【図19b】本発明の第1乃至第5実施例に係る薄膜トランジスタ・アレイ基板のパッド下部電極と接続されるTCPを詳細に示す断面図である。

【符号の説明】

【0125】

51、151、201…基板

62、162、212…ゲート絶縁膜

68、168、218…保護膜

72…反射電極

78、88、146、178、188、228、238…接触ホール

80、180、230、274…ゲート下部電極

84、184、234、284…データ下部電極

92、192、242…ゲートパッド

94、194、244…データパッド

96…ストレージ・キャパシター

140…共通電極

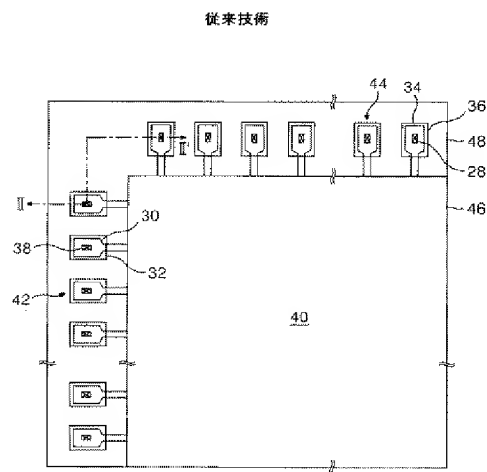
142…共通ライン

144…共通下部電極

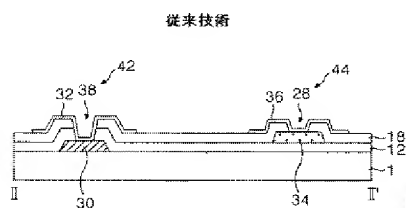
148…共通パッド

- 152…ゲートライン
- 154…データライン
- 156…ゲート電極
- 158…ソース電極
- 160…ドレーン電極
- 172…画素電極
- 232…ゲート上部電極
- 236…データ上部電極
- 240…画像表示部
- 246…カラーフィルター・アレイ基板
- 248…薄膜トランジスタ・アレイ基板
- 270、280…ACF
- 272、282…TCP出力パッド

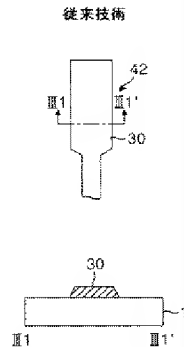
【図1】



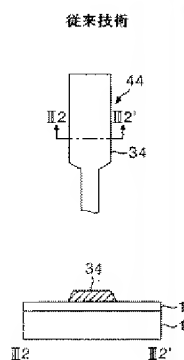
【図2】



【図3a】

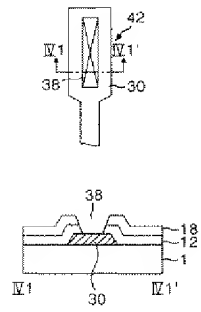


【図3b】



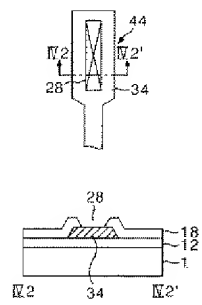
【図4a】

従来技術

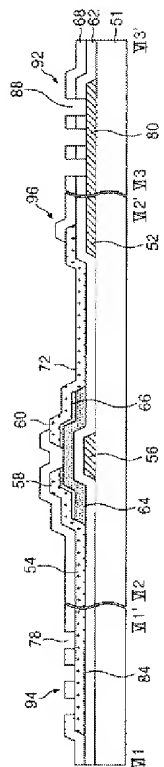


【図4b】

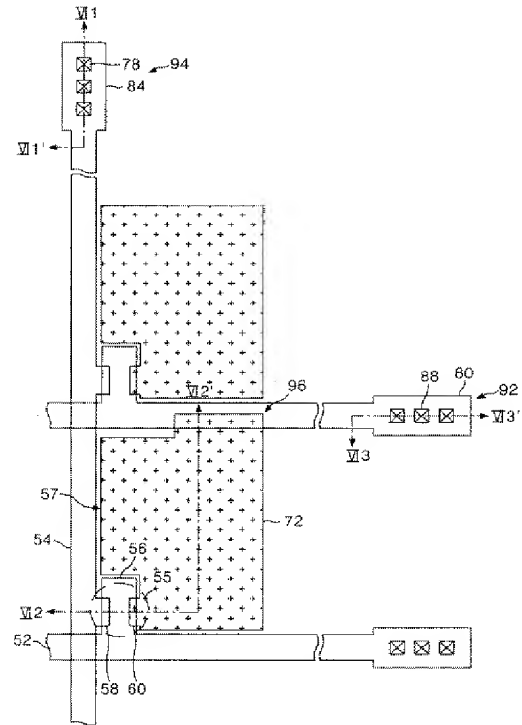
従来技術



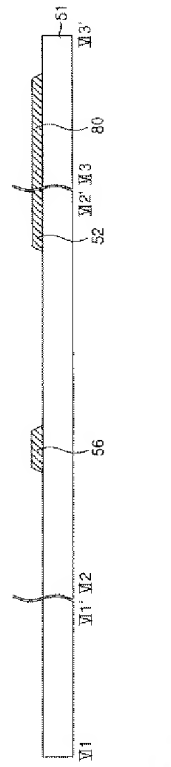
【図6】



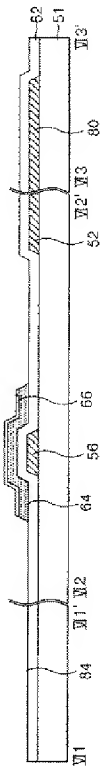
【図5】



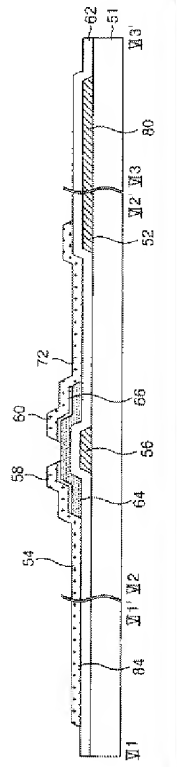
【図7a】



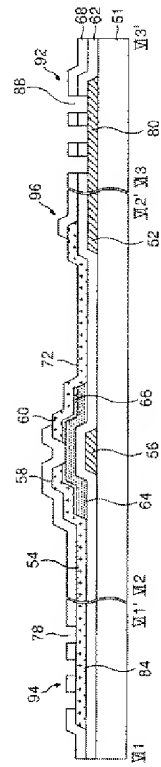
【図7b】



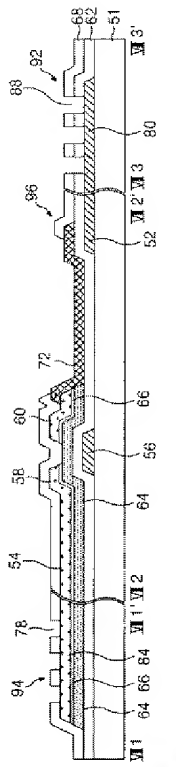
【図7c】



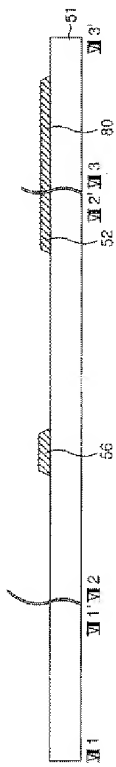
【図7d】



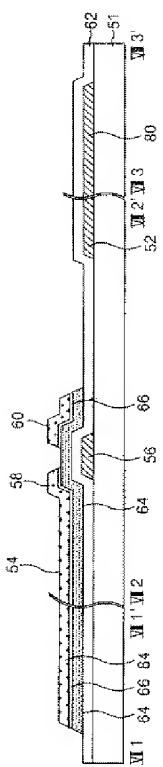
【図8】



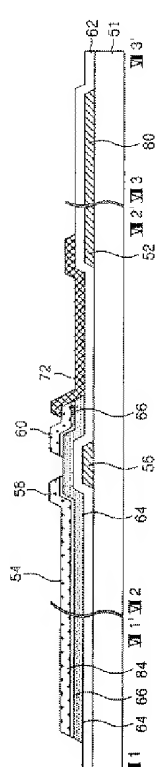
【図9a】



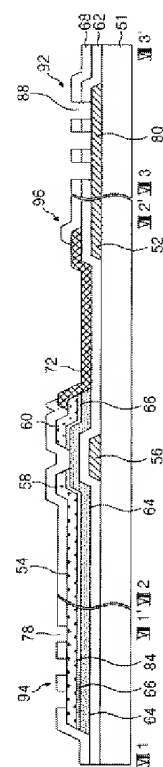
【図9b】



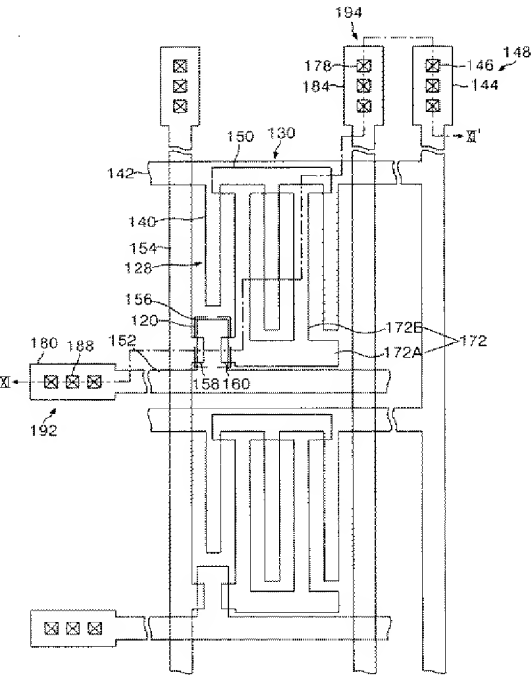
【図9c】



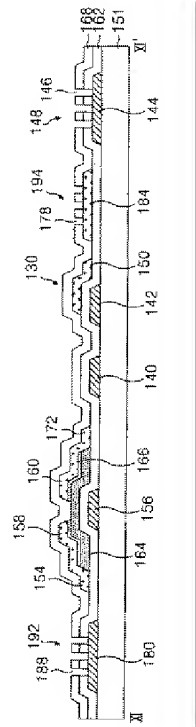
【図9d】



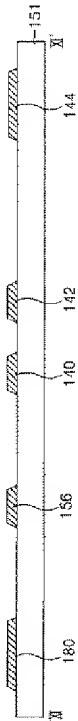
【図10】



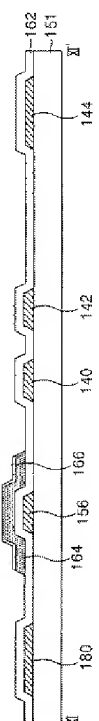
【図11】



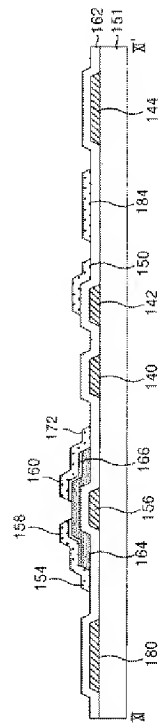
【図12a】



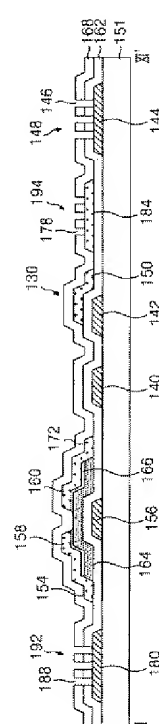
【図12b】



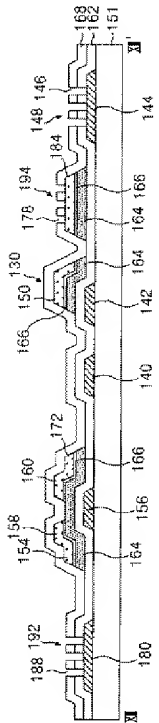
【図12c】



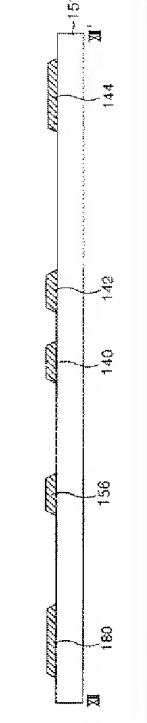
【図12d】



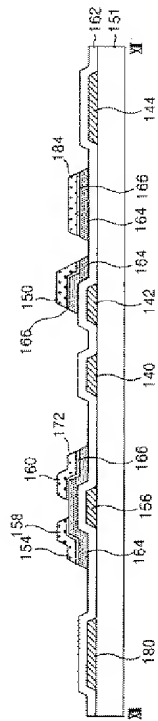
【図13】



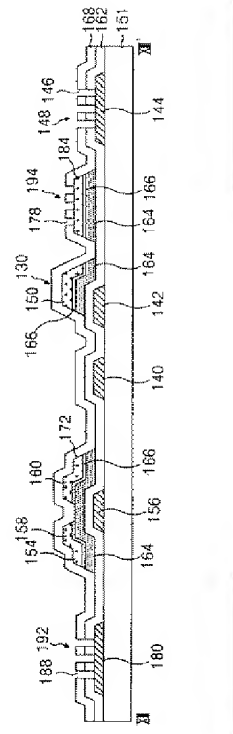
【図14a】



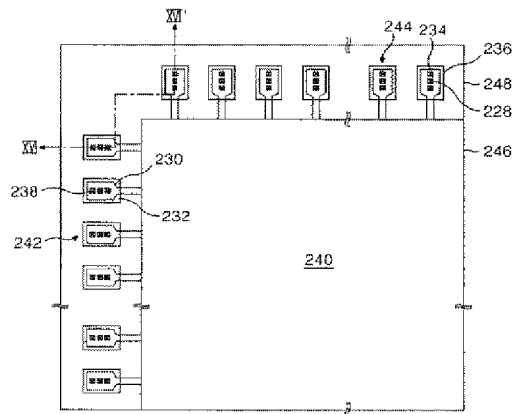
【 ㊦14b 】



【 ㊦14c 】



【図15】



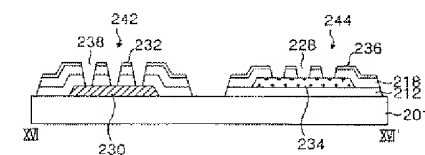
【 ㊦17b 】



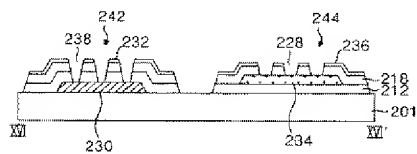
【図17c】



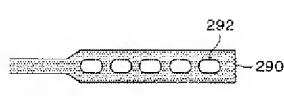
【☒17d】



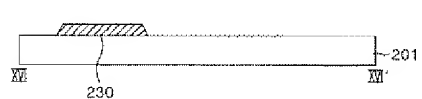
【例16】



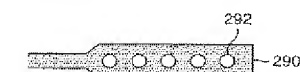
【図18a】



【図17a】



【 ㉞18b 】



【図18c】



【図18d】



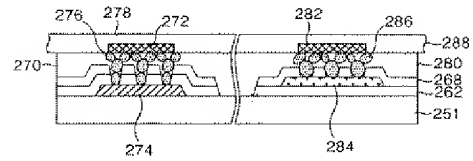
【図18e】



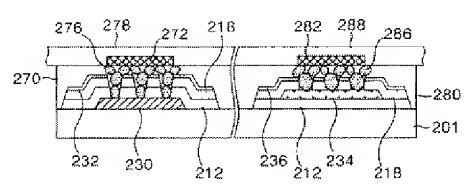
【図18f】



【図19a】



【図19b】



(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 李 ▲キョン▼ 黙

大韓民国 ソウル特別市 九老區 梧柳2洞 152 ウースク ヴィラ 1-106号

(72)発明者 南 承 熙

大韓民国 京畿道 水原市 長安區 栗田洞 394-22 502号

(72)発明者 呉 載 映

大韓民国 京畿道 儀旺市 内▲ソン▼1洞 ボイル アパートメント 101-210号

Fターム(参考) 2H092 GA41 GA43 GA49 GA50 GA51 GA55 HA26 JA24 JB13 JB32

JB33 JB35 JB38 MA05 MA12 MA32 MA35 NA15 NA16 NA27

NA28 NA29

5C094 AA42 AA43 AA48 BA03 BA43 CA19 DA15 DB03 EA04 EA05

EA06 EB02 FA01 GB10 JA08

5F044 KK06 KK11 NN13 NN20

5G435 AA17 BB12 BB15 BB16 CC09 EE40 EE47 HH12 HH14 KK05